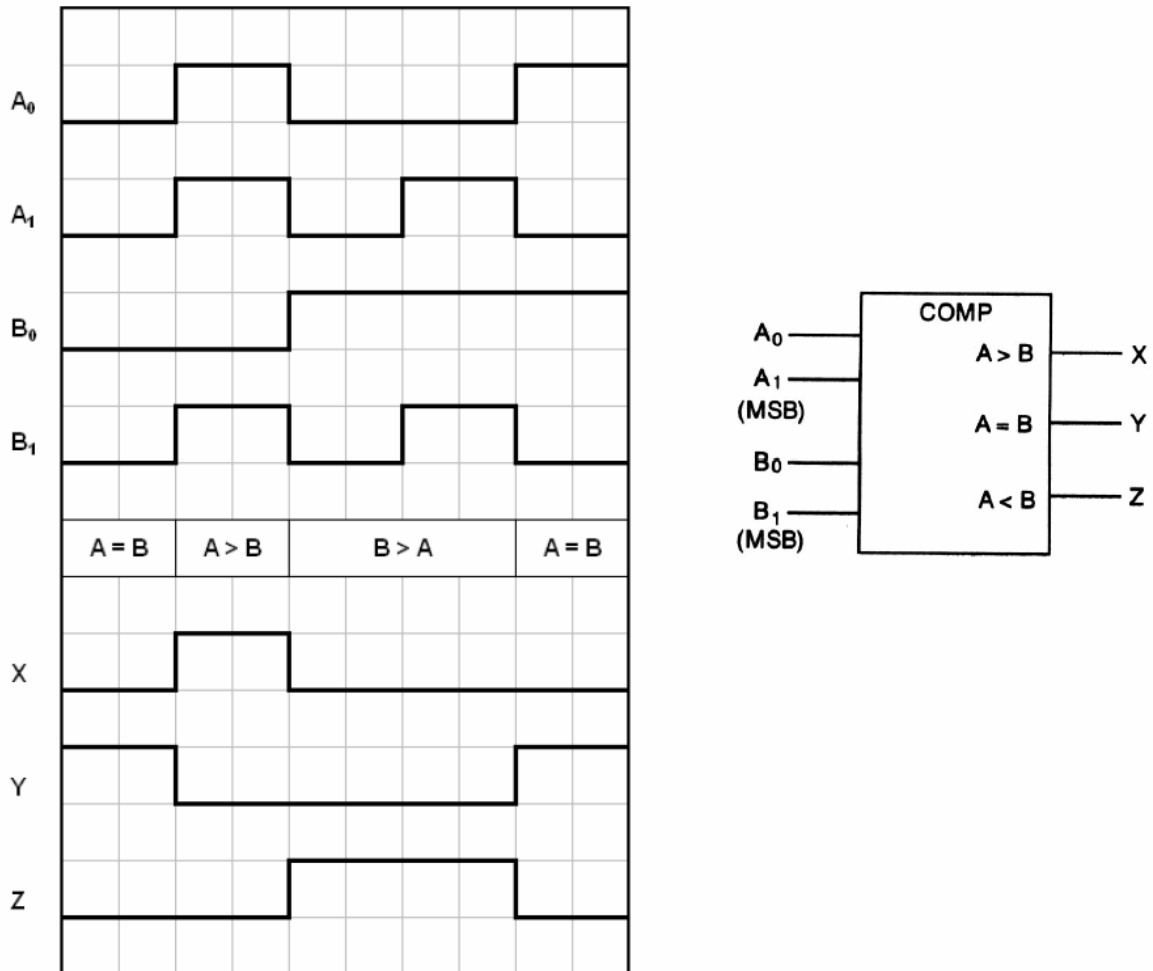


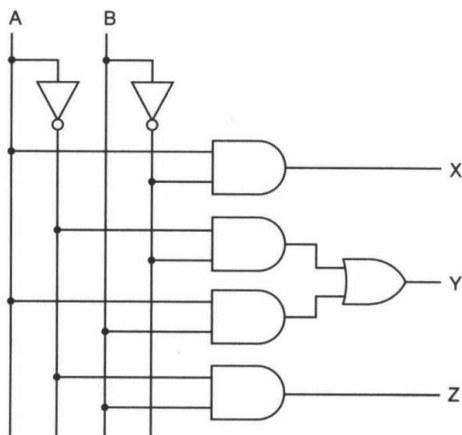
Άσκηση 1

Στο πιο κάτω σχήμα δίνεται το λογικό σύμβολο και τα χρονικά διαγράμματα που εφαρμόζονται στις εισόδους ψηφιακού συγκριτή 2-bit. Να σχεδιάσετε τα χρονικά διαγράμματα των τριών εξόδων X, Y και Z του συγκριτή.



Άσκηση 2

Δίνεται το πιο κάτω λογικό κύκλωμα.



(α) Να δώσετε την ακριβή ονομασία του κυκλώματος

Ψηφιακός Συγκριτής του 1-bit

(β) Να γράψετε τις λογικές συναρτήσεις των εξόδων του κυκλώματος.

$$X = A \cdot \overline{B}$$

$$Y = \overline{A} \cdot \overline{B} + A \cdot B \quad \text{ή} \quad Y = \overline{A \oplus B}$$

$$Z = \overline{A} \cdot B$$

(γ) Με ποιαν άλλη ισοδύναμη λογική συνάρτηση μπορεί να αντικατασταθεί η συνάρτηση της εξόδου Y που γράψατε στην ερώτηση (β).

Αν στο ερώτημα β γράψατε $Y = \overline{A} \cdot \overline{B} + A \cdot B$ η ισοδύναμη εξίσωση είναι η $Y = \overline{A \oplus B}$

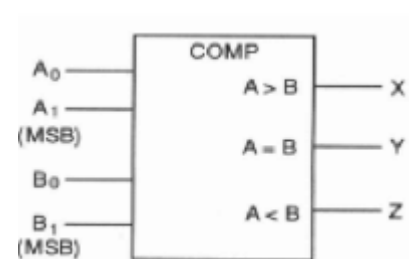
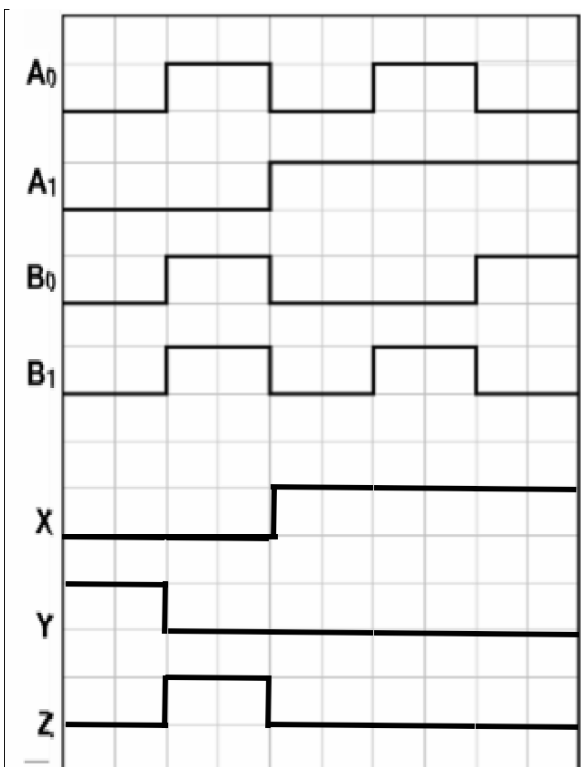
Αν στο ερώτημα β γράψατε $Y = \overline{A \oplus B}$ η ισοδύναμη εξίσωση είναι η $Y = \overline{A} \cdot \overline{B} + A \cdot B$

(δ) Να συμπληρώσετε τον πίνακα αληθείας του κυκλώματος

Είσοδοι		Εξοδοι		
A	B	X	Y	Z
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0

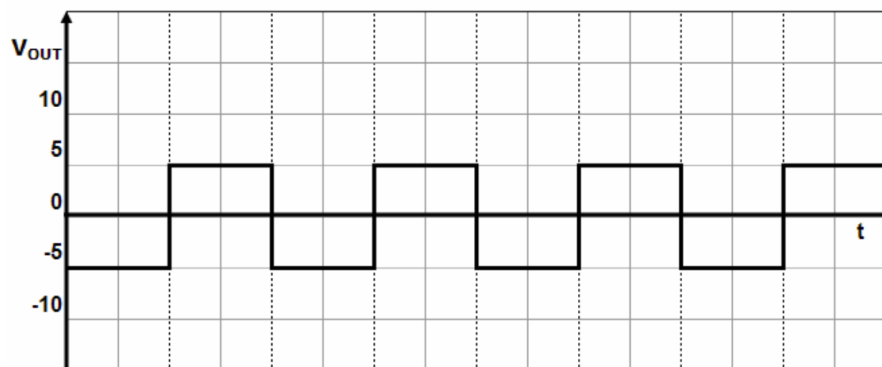
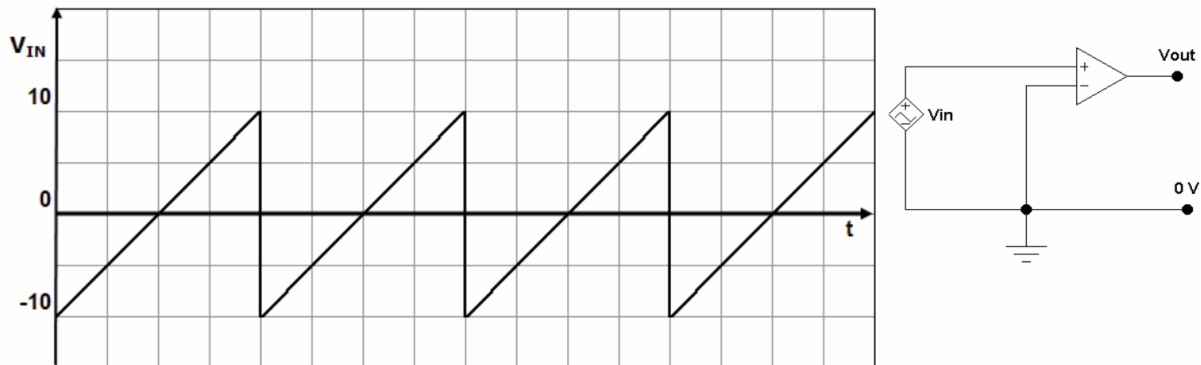
Άσκηση 3

Στο Σχήμα 6 δίνονται τα χρονικά διαγράμματα των εισόδων του εν λόγω συγκριτή. Να σχεδιάσετε τα χρονικά διαγράμματα των εξόδων του (X, Y, Z).



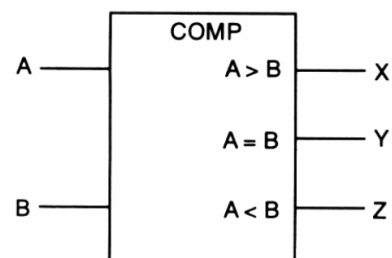
Άσκηση 4

(α) Στο πιο κάτω σχήμα δίνεται το κύκλωμα συγκριτή τάσης και το σήμα που εφαρμόζεται στη θετική είσοδό του. Να σχεδιάσετε το σήμα της εξόδου του (V_{OUT}), αν οι μέγιστες τιμές εξόδου του συγκριτή είναι $\pm 5\text{ V}$.



(β) Στο πιο κάτω σχήμα δίνονται ο πίνακας αληθείας και το λογικό σύμβολο του ψηφιακού συγκριτή 1-bit.

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ		
A	B	X	Y	Z
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0



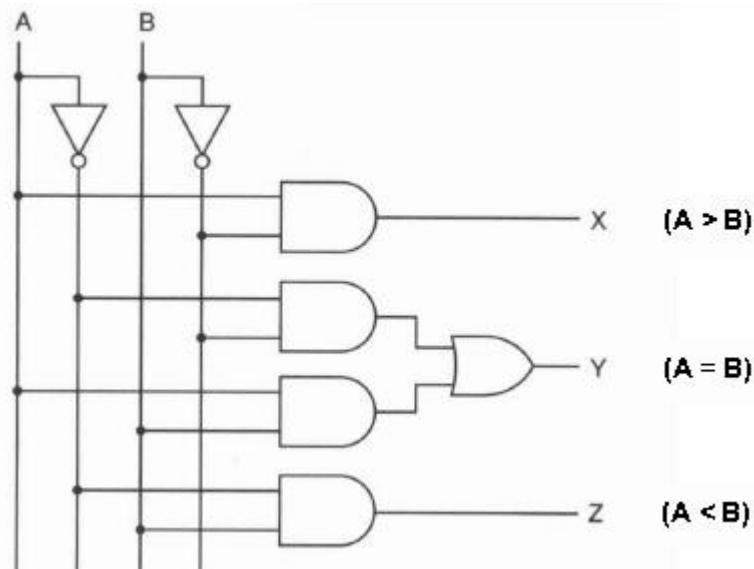
Να γράψετε τις λογικές συναρτήσεις για τον ψηφιακό συγκριτή 1-bit.

$$X = A \cdot \bar{B}$$

$$Y = \bar{A} \cdot \bar{B} + A \cdot B \quad \text{ή} \quad Y = \overline{A \oplus B}$$

$$Z = \bar{A} \cdot B$$

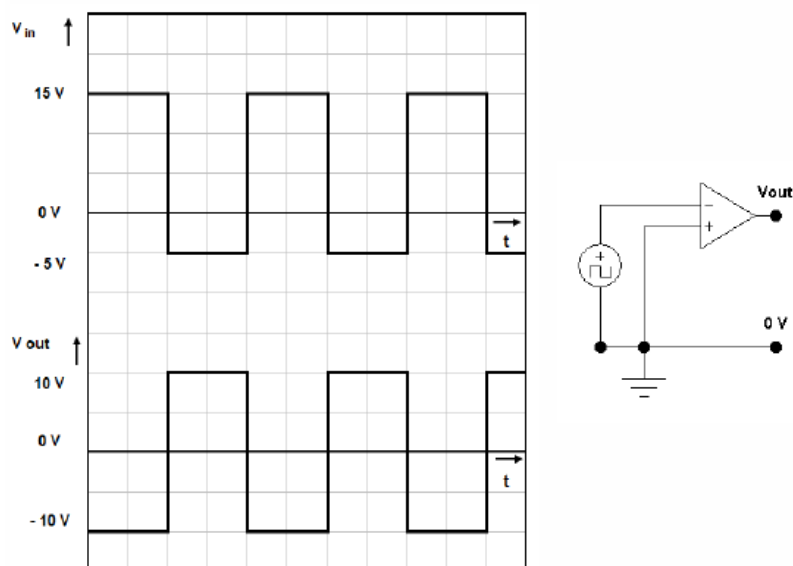
(γ) Να σχεδιάσετε το λογικό κύκλωμα του ψηφιακού συγκριτή 1-bit.



Άσκηση 5

(α) Στο πιο κάτω σχήμα δίνεται το κύκλωμα συγκριτή τάσης και τα σήματα που εφαρμόζονται στις δύο εισόδους του.

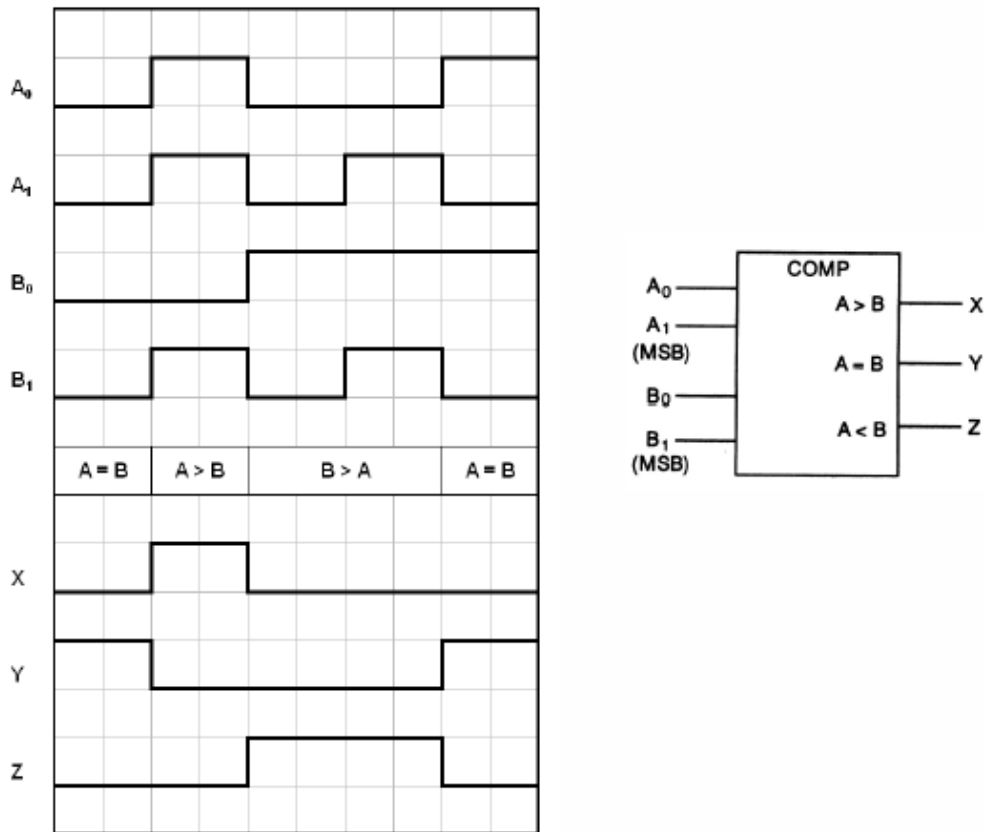
Να σχεδιάσετε το σήμα εξόδου V_{out} του συγκριτή, εάν οι μέγιστες τάσεις εξόδου του συγκριτή είναι $\pm 10\text{ V}$.



Γ' ΤΕΣΕΚ ΛΕΜΕΣΟΥ
ΕΠΑΝΑΛΗΠΤΙΚΕΣ ΑΣΚΗΣΕΙΣ ΚΕΦΑΛΑΙΟ: Συγκριτές

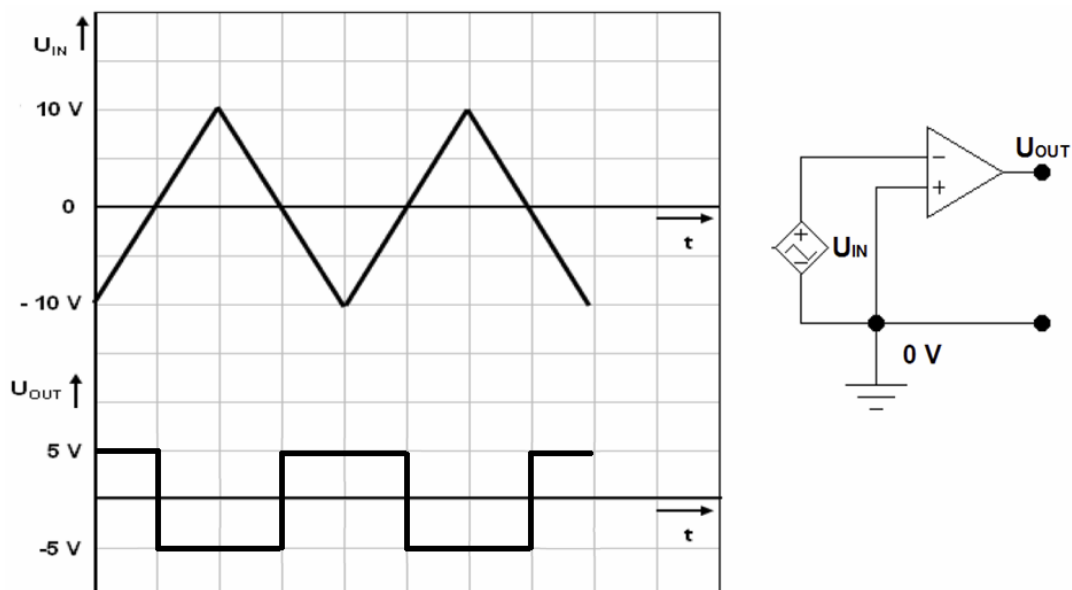
(β) Στο σχήμα 6 δίνεται το λογικό σύμβολο και τα χρονικά διαγράμματα που εφαρμόζονται στις εισόδους ψηφιακού συγκριτή 2-bit.

Να σχεδιάσετε τα χρονικά διαγράμματα των τριών εξόδων X, Y και Z του συγκριτή.



Άσκηση 6

(α) Στο πιο κάτω σχήμα δίνεται το κύκλωμα συγκριτή τάσης και τα σήματα που εφαρμόζονται στις δύο εισόδους του. Εάν οι μέγιστες τάσεις εξόδου είναι $\pm 5\text{ V}$, να σχεδιάσετε στο σχήμα 3 το σήμα εξόδου (U_{OUT}) του συγκριτή.



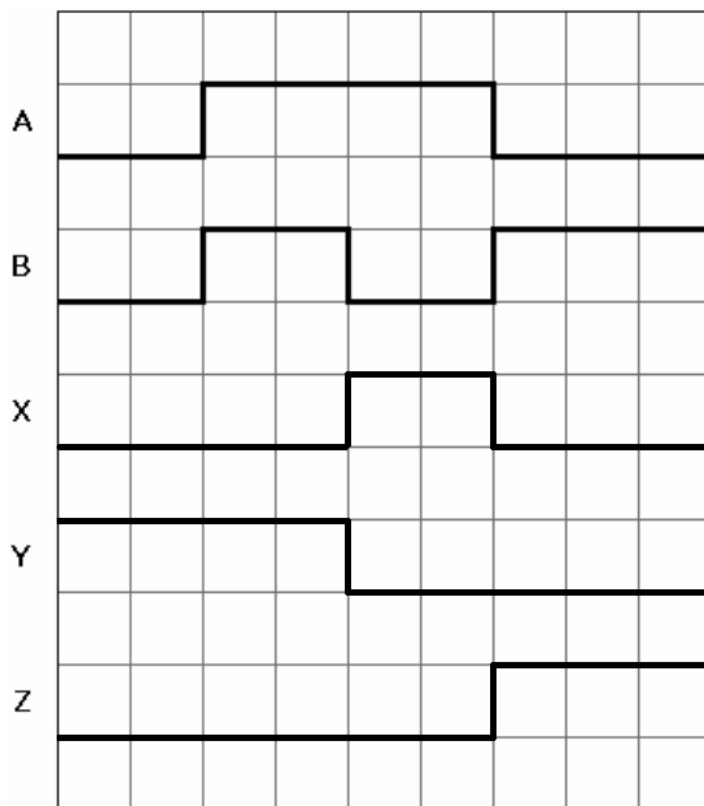
(β) Να δώσετε τον ορισμό του «συγκριτή τάσης».

Ο συγκριτής τάσης είναι ένα κύκλωμα που συγκρίνει τις τάσεις που εφαρμόζονται στις δύο εισόδους του, τη θετική και την αρνητική είσοδο.

[Αν η τιμή της τάσης στη θετική είσοδο είναι πιο μεγάλη από την τιμή της τάσης στην αρνητική είσοδο του τελεστικού ενισχυτή, τότε η έξοδος οδηγείται στη ψηλή τιμή εξόδου.

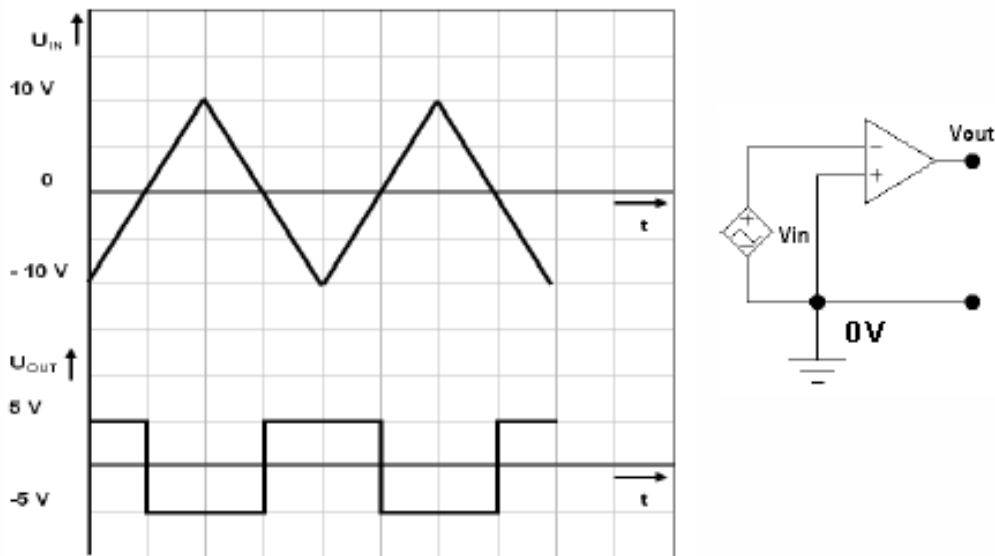
Αντίθετα αν η τιμή της τάσης στην αρνητική είσοδο είναι πιο μεγάλη από την τιμή της τάσης στην θετική είσοδο, τότε η έξοδος του οδηγείται στη χαμηλή τιμή εξόδου.]

(γ) Στο πιο κάτω σχήμα δίνονται τα χρονικά διαγράμματα που εφαρμόζονται στις εισόδους ψηφιακού συγκριτή 1-bit. Να σχεδιάσετε τα χρονικά διαγράμματα των τριών εξόδων X, Y και Z του συγκριτή.



Άσκηση 7

Στο πιο κάτω σχήμα δίνεται το κύκλωμα συγκριτή τάσης και τα σήματα που εφαρμόζονται στις δύο εισόδους του. Οι μέγιστες τάσεις εξόδου είναι $\pm 5 \text{ V}$.



Με τη βοήθεια του σχήματος, να δώσετε τον ορισμό του συγκριτή τάσης και να αναφέρετε την αρχή λειτουργίας του.

Ο συγκριτής τάσης είναι ένα κύκλωμα που συγκρίνει τις τάσεις που εφαρμόζονται στις δύο εισόδους του, τη θετική και την αρνητική είσοδο.

Αν η τιμή της τάσης στη θετική είσοδο είναι πιο μεγάλη από την τιμή της τάσης στην αρνητική είσοδο του τελεστικού ενισχυτή, τότε η έξοδος οδηγείται στη ψηλή τιμή εξόδου.

Αντίθετα αν η τιμή της τάσης στην αρνητική είσοδο είναι πιο μεγάλη από την τιμή της τάσης στην θετική είσοδο, τότε η έξοδος του οδηγείται στη χαμηλή τιμή εξόδου.