

Γ' ΤΕΣΕΚ ΛΕΜΕΣΟΥ

Μάθημα: ΨΗΦΙΑΚΑ ΗΛΕΚΤΡΟΝΙΚΑ ΙΙ

Κεφάλαιο: ΛΟΓΙΚΕΣ ΟΙΚΟΓΕΝΕΙΕΣ

Εκπαιδευτής: Χριστόδουλος Γιαννακού

Ημερομηνία: _____

Όνοματεπώνυμο: _____

Τμήμα: _____

Φύλλο Εργασίας 2- Λογική Οικογένεια TTL

Στόχοι

Μετά το τέλος του μαθήματος ο μαθητής θα πρέπει να μπορεί:

- ✓ Αναφέρει τις προϋποθέσεις που απαιτούνται για να είναι μια δίοδος, ένα διπολικό τρανζίστορ και ένα τρανζίστορ MOSFET σε κατάσταση αγωγή ή μη αγωγή.
- ✓ Για τη Λογική οικογένεια TTL να:
 - Εξηγεί τη λειτουργία βασικών πυλών της λογικής οικογένειας TTL .
 - Αναφέρει χαρακτηριστικά της λογικής οικογένειας TTL .
 - Αναφέρει τις διάφορες σειρές της λογικής οικογένειας TTL και βασικά χαρακτηριστικά τους.
 - Αναφέρει πλεονεκτήματα και μειονεκτήματα κάθε σειράς.

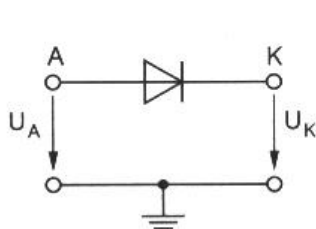
ΗΛΕΚΤΡΟΝΙΚΑ ΣΤΟΙΧΕΙΑ ΩΣ ΔΙΑΚΟΠΤΕΣ

ΣΤΑ ΨΗΦΙΑΚΑ ΚΥΚΛΩΜΑΤΑ ΤΑ ΗΛΕΚΤΡΟΝΙΚΑ ΣΤΟΙΧΕΙΑ ΛΕΙΤΟΥΡΓΟΥΝ ΩΣ ΔΙΑΚΟΠΤΕΣ ΜΕ ΔΥΟ ΚΑΤΑΣΤΑΣΕΙΣ. ΤΗΝ ΑΓΩΓΙΜΗ ΜΕ ΠΟΛΥ ΜΙΚΡΗ ΑΝΤΙΣΤΑΣΗ ΚΑΙ ΣΤΗ ΜΗ ΑΓΩΓΙΜΗ ΜΕ ΠΟΛΥ ΜΕΓΑΛΗ ΑΝΤΙΣΤΑΣΗ.

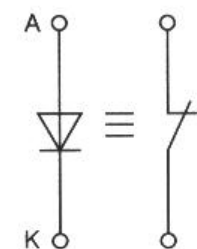
Ο ΧΡΟΝΟΣ ΠΟΥ ΧΡΕΙΑΖΕΤΑΙ ΕΝΑ ΤΡΑΝΖΙΣΤΟΡ ΝΑ ΜΕΤΑΒΕΙ ΑΠΟ ΤΗΝ ΜΙΑ ΚΑΤΑΣΤΑΣΗ ΣΤΗΝ ΑΛΛΗ ΠΡΟΣΔΙΟΡΙΖΕΙ ΤΗ ΚΑΘΥΣΤΕΡΗΣΗ ΔΙΑΔΟΣΗΣ ΜΙΑΣ ΠΥΛΗΣ Η ΟΠΟΙΑ ΕΙΝΑΙ ΚΑΤΑΣΚΕΥΑΣΜΕΝΗ ΑΠΟ ΤΑ ΣΥΓΚΕΚΡΙΜΕΝΑ ΤΡΑΝΖΙΣΤΟΡ.

• ΔΙΟΔΟΣ

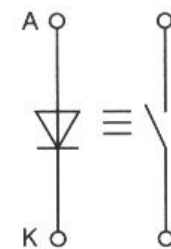
ΔΙΟΔΟΣ ΩΣ ΔΙΑΚΟΠΤΗΣ



$$U_{AK} = U_A - U_K$$

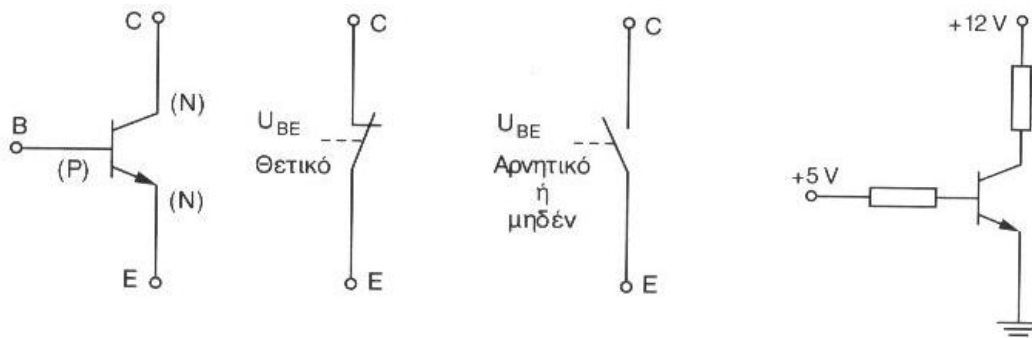


Ορθή πόλωση



Ανάστροφη πόλωση

• **ΔΙΠΟΛΙΚΑ ΤΡΑΝΖΙΣΤΟΡ**

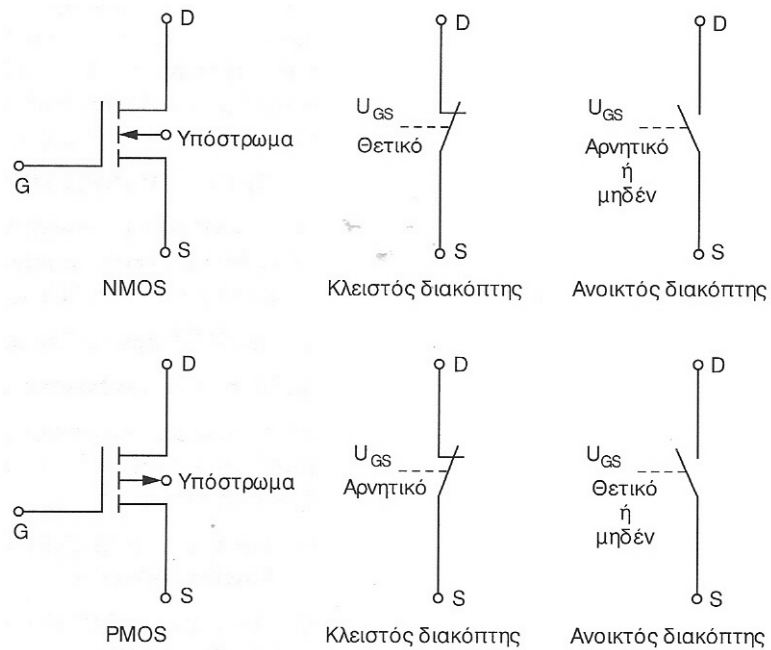


ΔΙΠΟΛΙΚΟ ΤΡΑΝΖΙΣΤΟΡ ΝΡΝ ΩΣ ΔΙΑΚΟΠΤΗΣ

• **ΤΡΑΝΖΙΣΤΟΡ ΜΟSΦΕΤ**

ΤΡΑΝΖΙΣΤΟΡ ΜΟSΦΕΤ

ΤΡΑΝΖΙΣΤΟΡ ΕΠΙΔΡΑΣΗΣ ΠΕΔΙΟΥ ΜΕ ΗΜΙΑΓΩΓΟ ΜΕΤΑΛΛΙΚΟΥ ΟΞΕΙΔΙΟΥ - METAL OXIDE SEMICONDUCTOR FIELD EFFECT TRANSISTOR

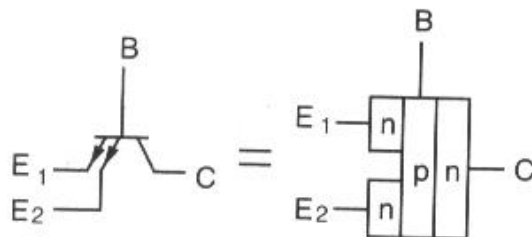


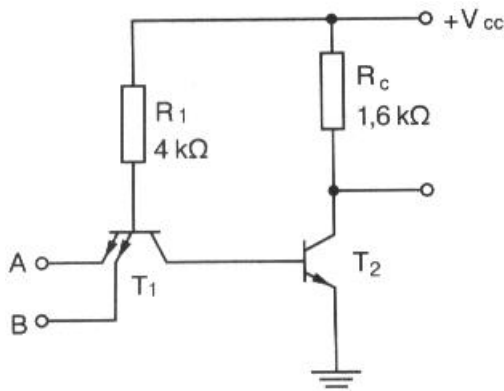
ΛΟΓΙΚΗ ΟΙΚΟΓΕΝΕΙΑ TTL

Transistor Transistor Logic

Χαρακτηρίζεται από διπολικά τρανζίστορ με πολλαπλούς εκπομπούς

ΔΙΠΟΛΙΚΟ ΤΡΑΝΖΙΣΤΟΡ ΔΥΟ ΕΚΠΟΜΠΩΝ



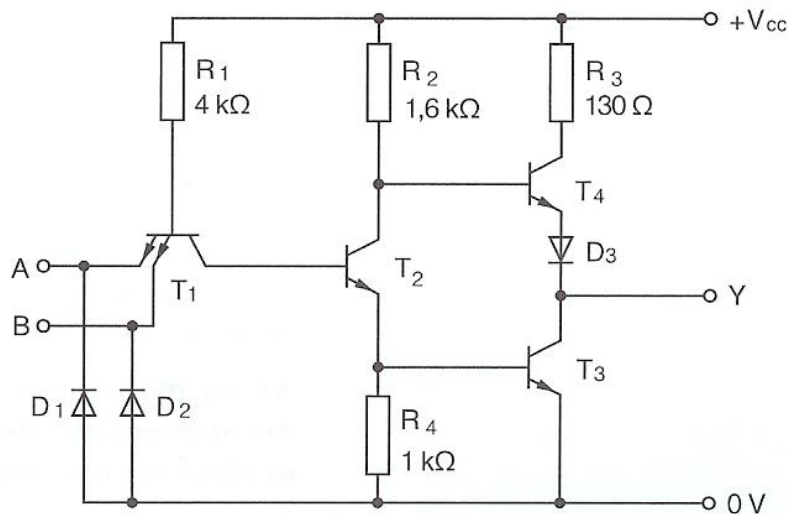


A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

ΑΠΛΟΠΟΙΗΜΕΝΗ ΠΥΛΗ NAND ΤΩΝ ΔΥΟ ΕΙΣΟΔΩΝ

ΑΝ ΤΟΥΛΑΧΙΣΤΟΝ ΜΙΑ ΕΚ ΤΩΝ ΔΥΟ ΕΙΣΟΔΩΝ ΣΥΝΔΕΘΕΙ ΣΤΗ ΓΗ (ΧΑΜΗΛΟ ΕΠΙΠΕΔΟ) ΤΟΤΕ ΟΙ ΑΝΤΙΣΤΟΙΧΗ ΕΠΑΦΗ ΒΕ ΤΟΥ ΔΙΠΟΛΙΚΟΥ ΤΡΑΝΖΙΣΤΟΡ T_1 ΑΓΕΙ ΚΑΙ Η ΕΠΑΦΗ ΒC ΟΔΗΓΕΙΤΑΙ ΣΤΗ ΜΗ ΑΓΩΓΙΜΗ ΚΑΤΑΣΤΑΣΗ ΜΕ ΑΠΟΤΕΛΕΣΜΑ ΤΟ ΤΡΑΝΖΙΣΤΟΡ T_2 ΝΑ ΠΑΡΑΜΕΙΝΕΙ ΣΤΗ ΚΑΤΑΣΤΑΣΗ ΑΠΟΚΟΠΗΣ ΚΑΙ Η ΤΑΣΗ ΕΞΟΔΟΥ ΕΙΝΑΙ ΨΗΛΗ (ΛΟΓΙΚΟ 1).

ΑΝΤΙΘΕΤΑ ΑΝ ΚΑΙ ΟΙ ΔΥΟ ΕΙΣΟΔΟΙ ΒΡΙΣΚΟΝΤΑΙ ΣΤΗ ΨΗΛΗ ΚΑΤΑΣΤΑΣΗ, ΤΟΤΕ ΟΙ ΕΠΑΦΕΣ ΒΕ ΕΙΝΑΙ ΜΗ ΑΓΩΓΙΜΕΣ ΚΑΙ Η ΕΠΑΦΗ ΒC ΟΔΗΓΕΙΤΑΙ ΣΕ ΑΓΩΓΙΜΗ ΚΑΤΑΣΤΑΣΗ ΜΕ ΤΟ ΤΡΑΝΖΙΣΤΟΡ T_2 ΝΑ ΟΔΗΓΗΘΕΙ ΣΕ ΚΟΡΕΣΜΟ ΚΑΙ Η ΤΑΣΗ ΕΞΟΔΟΥ ΝΑ ΕΙΝΑΙ ΧΑΜΗΛΗ (ΛΟΓΙΚΟ 0).



ΒΕΛΤΙΩΜΕΝΟ ΚΥΚΛΩΜΑ ΠΥΛΗΣ NAND ΔΥΟ ΕΙΣΟΔΩΝ

ΣΕΙΡΕΣ TTL

ΧΑΜΗΛΗΣ ΙΣΧΥΟΣ

LOW POWER

74L XXX

ΨΗΛΗΣ ΤΑΧΥΤΗΤΑΣ

HIGH SPEED

74H XXX

ΠΟΛΥ ΨΗΛΗ ΤΑΧΥΤΗΤΑΣ

SCHOTTKY

74S XXX

ΧΑΜΗΛΗ ΙΣΧΥΣ SCHOTTKY

LOW POWER SCHOTTKY

74LS XXX

ΠΡΟΗΓΜΕΝΕΣ ΣΕΙΡΕΣ TTL

ADVANCED SCHOTTKY TTL

74AS XXX

ADVANCED LOW POWER SCHOTTKY

74ALS XXX

FAST TTL

74F XXX

ΧΑΡΑΚΤΗΡΙΣΤΙΚΑ ΣΕΙΡΑΣ TTL 74XXX

ΤΑΣΗ ΤΡΟΦΟΔΟΣΙΑΣ			+5 V
ΛΟΓΙΚΑ ΕΠΙΠΕΔΑ	ΕΞΟΔΟΥ	ΛΟΓΙΚΟ 0	0 V - 0,4 V
		ΛΟΓΙΚΟ 1	2,4 V - 5 V
	ΕΙΣΟΔΟΥ	ΛΟΓΙΚΟ 0	0 V - 0,8 V
		ΛΟΓΙΚΟ 1	2 V - 5 V
ΠΕΡΙΘΩΡΙΟ ΘΟΡΥΒΟΥ			0,4 V
ΙΚΑΝΟΤΗΤΑ ΟΔΗΓΗΣΗΣ FAN OUT			10
ΙΣΧΥΣ (ΑΝΑ ΠΥΛΗ) POWER DISSIPATION			10 mW
ΚΑΘΥΣΤΕΡΗΣΗ ΔΙΑΔΟΣΗΣ PROPAGATION DELAY			10 ns
ΘΕΡΜΟΚΡΑΣΙΑ ΛΕΙΤΟΥΡΓΙΑΣ	ΣΕΙΡΑ 74 ΕΜΠΟΡΙΚΗ		0 ⁰ C - 70 ⁰ C
	ΣΕΙΡΑ 54 ΣΤΡΑΤΙΩΤΙΚΗ		- 55 ⁰ C - 125 ⁰ C
ΚΑΤΑΣΚΕΥΗ	ΔΙΠΟΛΙΚΑ ΤΡΑΝΖΙΣΤΟΡ		
ΣΥΜΠΕΡΙΦΟΡΑ ΑΣΥΝΔΕΤΗΣ ΕΙΣΟΔΟΥ	ΩΣ ΝΑ ΕΙΝΑΙ ΣΥΝΔΕΔΕΜΕΝΗ ΣΤΟ ΛΟΓΙΚΟ 1		

ΣΥΓΚΡΙΣΗ ΛΟΓΙΚΗΣ ΟΙΚΟΓΕΝΕΙΑΣ SSI TTL

ΣΕΙΡΑ	ΠΥΛΕΣ			ΦΛΙΠ ΦΛΟΠ
	ΓΙΝΟΜΕΝΟ ΤΑΧΥΤΗΤΑΣ ΙΣΧΥΟΣ pJ	ΚΑΘΥΣΤΕΡΗΣΗ ΔΙΑΔΟΣΗΣ ns	ΙΣΧΥΣ mW	ΜΕΓΙΣΤΗ ΤΑΧΥΤΗΤΑ ΛΕΙΤΟΥΡΓΙΑΣ MHz
74LS	19	9, 5	2	45
74S	57	3	19	125
74	100	10	10	35
74AS	30	1, 5	20	200
74ALS	4 - 6	3 - 4	1 - 2	50